

1/3/3 (Item 3 from file: 351)

DIALOG(R) File 351:Derwent WPI

(c) 2006 Thomson Derwent. All rts. reserv.

014051290 **Image available**

WPI Acc No: 2001-535503/200159

XRFX Acc No: N01-397622

Voltage controlled oscillator for high frequency circuit, has switches
which are activated such that oscillation frequencies of oscillators are
matched for changing impedance of matching circuit

Patent Assignee: MURATA MFG CO LTD (MURA); YOSHIDA D (YOSH-I)

Inventor: YOSHIDA D

Number of Countries: 028 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
US 20010015679	A1	20010823	US 2001789362	A	20010221	200159 B
EP 1134888	A2	20010919	EP 2001104200	A	20010221	200162
JP 2001237640	A	20010831	JP 200042675	A	20000221	200165
US 6411168	B1	20020625	US 2001789362	A	20010221	200246

Priority Applications (No Type Date): JP 200042675 A 20000221

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

US 20010015679	A1		8	H03B-005/12	
----------------	----	--	---	-------------	--

EP 1134888	A2 E			H03B-005/12	
------------	------	--	--	-------------	--

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT

LI LT LU LV MC MK NL PT RO SE SI TR

JP 2001237640	A		5	H03B-005/02	
---------------	---	--	---	-------------	--

US 6411168	B1			H03B-005/08	
------------	----	--	--	-------------	--

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-237640

(43)Date of publication of application : 31.08.2001

(51)Int.Cl.

H03B 5/02

H03B 5/12

H03B 5/18

(21)Application number : 2000-042675

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 21.02.2000

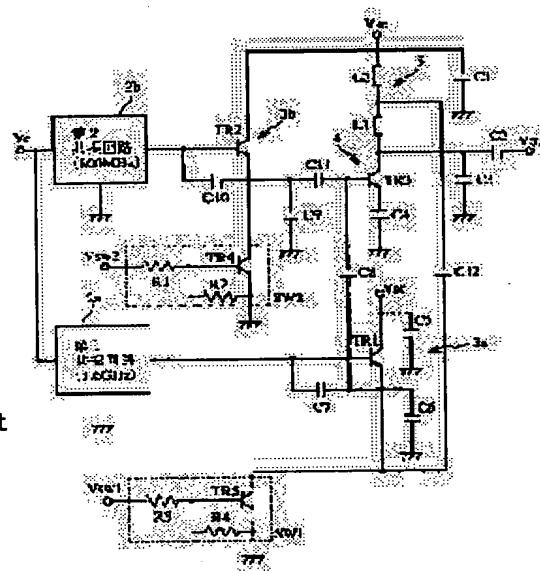
(72)Inventor : YOSHIDA DAISUKE

(54) VOLTAGE CONTROLLED OSCILLATOR AND COMMUNICATION EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a voltage controlled oscillator, which reduces the number of parts and is small in size and low in cost, and to provide a communication equipment using the oscillator.

SOLUTION: This oscillator is provided with first and second resonance circuits 2a and 2b to be resonated with mutually different frequencies, first and second oscillation circuit 3a and 3b, a buffer circuit 4 for amplifying these oscillated output signals, a matching circuit 5 for matching the outputs and first, and second switch circuits SW1 and SW2 for controlling oscillating operations of the first and second oscillation circuits 3a and 3b and simultaneously switching the matching circuit 5 according to its condition.



LEGAL STATUS

[Date of request for examination] 17.01.2002

[Date of sending the examiner's decision of rejection] 11.05.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-237640

(P2001-237640A)

(43) 公開日 平成13年8月31日(2001.8.31)

(51) Int.Cl.⁷

H 0 3 B 5/02

識別記号

F I

H 0 3 B 5/02

テームコード*(参考)

C 5 J 0 8 1

5/12

5/12

D

5/18

5/18

E

C

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号

特願2000-42675(P2000-42675)

(22) 出願日

平成12年2月21日(2000.2.21)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 吉田 大介

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(74) 代理人 100084548

弁理士 小森 久夫

Fターム(参考) 5J081 AA03 AA11 AA19 BB01 BB06

CC42 DD17 EE09 EE14 EE18

FF04 FF19 FF23 FF24 FF25

GG07 KK02 KK23 LL06 LL08

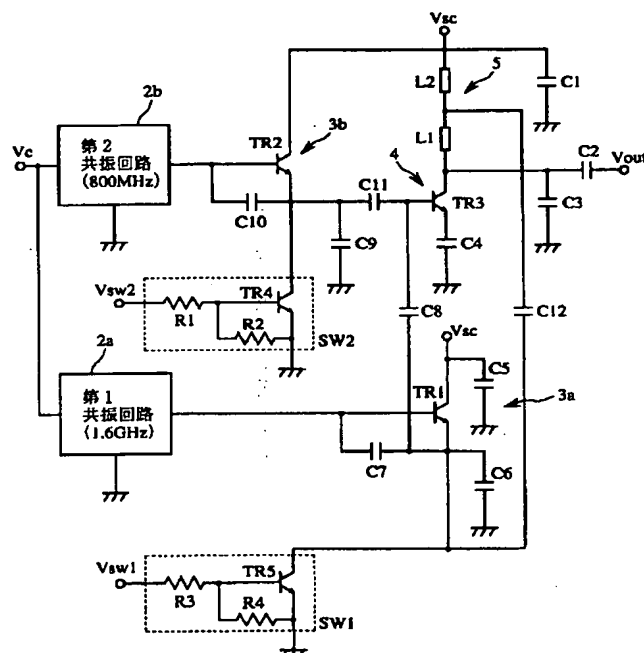
MM01

(54) 【発明の名称】 電圧制御発振器および通信装置

(57) 【要約】

【課題】 部品点数の削減、小型化および低コスト化を図った電圧制御発振器と、それを用いた通信装置を構成する。

【解決手段】 互いに異なる周波数で共振する第1共振回路2a、第2共振回路2bと、第1・第2の発振回路3a、3b、これらの発振出力信号を増幅するバッファ回路4、出力整合をとる整合回路5を設けるとともに、第1・第2の発振回路3a、3bの発振動作制御用の第1・第2のスイッチ回路SW1、SW2を設け、このスイッチ回路の状態によって、整合回路5の切り替えも同時に行うようにする。



【特許請求の範囲】

【請求項1】 互いに異なる周波数で共振する第1・第2の共振回路と、

第1の共振回路の出力信号を増幅し、発振する第1の発振回路と、

第2の共振回路の出力信号を増幅し、発振する第2の発振回路と、

前記第1・第2の発振回路の出力信号を増幅するバッファ回路と、

前記第1・第2の発振回路に接続された、発振動作制御用の第1・第2のスイッチ回路と、

インピーダンスを、第1または第2のスイッチ回路のスイッチングにより変化させ、第1または第2の発振回路により発振される周波数に整合させる整合回路とを備えた電圧制御発振器。

【請求項2】 選択される互いに異なる2つの周波数のいずれかの周波数で共振する共振回路と、

前記共振回路の出力信号を増幅し、発振する発振回路と、

前記発振回路の出力信号を増幅するバッファ回路と、前記共振回路に接続された、共振周波数を選択するスイッチ回路と、

インピーダンスを、前記スイッチ回路のスイッチングにより変化させ、前記発振回路により発振される周波数に整合させる整合回路とを備えた電圧制御発振器。

【請求項3】 請求項1または2に記載の電圧制御発振器を備えた通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、各種高周波回路に用いられる電圧制御発振器およびそれを用いた通信装置に関するものである。

【0002】

【従来の技術】 従来、互いに異なる2つの周波数で発振する電圧制御発振器として特開平11-168324号が開示されている。その電圧制御発振器の構成を図4を用いて説明する。図4において、この電圧制御発振器は、共振回路2、発振回路3、バッファ回路4および整合回路5を備えている。共振回路2は、互いに異なる2つの周波数のいずれかを選択し、その選択された周波数で共振する回路である。例えば、互いに異なる共振周波数で共振する2つの共振回路からなり、どちらか一方の共振回路を選択する回路として構成されている。または、インダクタおよびキャパシタを備えて成り、これらのインダクタンスまたはキャパシタンスを切り替えることによって共振周波数を切り替える回路として構成されている。Vfはこの2つの周波数のうちいずれか一方の周波数で共振させるための切替信号である。

【0003】 発振回路3は、トランジスタTR1とこのトランジスタTR1のベース-エミッタ間に接続される

コンデンサC7、エミッター-接地間およびコレクター-接地間にそれぞれ接続されるコンデンサC6、C5を備えている。

【0004】 バッファ回路4は、トランジスタTR3を備え、TR1のエミッタからの出力信号をコンデンサC8を介してTR3のベースに入力し、そのコレクタからコンデンサC2を介して出力信号Voutを取り出している。

【0005】 整合回路5は、インダクタL1、L2およびコンデンサC3を備え、インダクタL1の一端はトランジスタTR3のコレクタに接続され、インダクタL2の他端は電源Vscに接続される。また、L1とL2の接続点と接地との間にコンデンサC12およびダイオードD2が接続されていて、このダイオードD2には、抵抗R10を介して切替信号Vswが入力される。

【0006】 このように構成される電圧制御発振器においては、使用する発振周波数を、例えば800MHz帯から、1.6GHz帯へ切り替えることができる。すなわち、発振回路3は、コンデンサC5、C6、C7および共振回路2により定まる共振周波数で発振し、トランジスタTR3がそれを緩衝増幅してVoutとして出力する。この時、発振周波数に応じて切替信号VswによってダイオードD2をオン/オフし、整合回路5のインピーダンスを切り替えるようにしている。

【0007】

【発明が解決しようとする課題】 上記の発振周波数を2種類に切り替える電圧制御発振器は、使用周波数帯の異なる2種類の通信システムを利用する携帯電話などに用いられるが、単一の電圧制御発振器を用いて2周波に対応する利点を活かして通信装置全体を小型化するためには、電圧制御発振器に付随する回路を含めた全体を如何に小型化するかがポイントとなる。

【0008】 ところが、従来の電圧制御発振器においては、発振周波数を切り替えるためのスイッチ回路と共に整合回路のインピーダンスを切り替えるスイッチ回路も必要であり、それらの部品配置のための基板上のスペースも必要となり、小型化および低コスト化が困難であった。

【0009】 この発明の目的は、部品点数の削減、小型化および低コスト化を図った電圧制御発振器と、それを用いた通信装置を提供することにある。

【0010】

【課題を解決するための手段】 この発明の電圧制御発振器は、互いに異なる周波数で共振する第1・第2の共振回路と、第1の共振回路の出力信号を増幅し、発振する第1の発振回路と、第2の共振回路の出力信号を増幅し、発振する第2の発振回路と、前記第1・第2の発振回路の出力信号を増幅するバッファ回路と、前記第1・第2の発振回路に接続された、発振動作制御用の第1・第2のスイッチ回路と、インピーダンスを、第1または

3

第2のスイッチ回路のスイッチングにより変化させ、第1または第2の発振回路により発振される周波数に整合させる整合回路とを備える。

【0011】このように、第1・第2の発振回路に接続された、発振動作制御用の第1・第2のスイッチ回路のスイッチングによって、整合回路のインピーダンスを変化させることによって、発振周波数切り替えのためのスイッチ回路と、整合回路のインピーダンス切り替えのためのスイッチ回路とを別個に設ける必要がなく、部品点数が削減され、基板上の占有面積も縮小化されて、全体に小型化および低コスト化が図れる。

【0012】また、この発明の電圧制御発振器は、選択される互いに異なる2つの周波数のいずれかの周波数で共振する共振回路と、前記共振回路の出力信号を増幅し、発振する発振回路と、前記発振回路の出力信号を増幅するバッファ回路と、前記共振回路に接続された、共振周波数を選択するスイッチ回路と、インピーダンスを、前記スイッチ回路のスイッチングにより変化させ、前記発振回路により発振される周波数に整合させる整合回路とを備える。

【0013】このように、共振回路に接続された、共振周波数を選択するスイッチ回路のスイッチングにより、整合回路のインピーダンスを変化させるようにしたことにより、発振周波数切り替えのためのスイッチ回路と、整合回路のインピーダンス切り替えのためのスイッチ回路とを別個に設ける必要がなく、部品点数が削減され、基板上の占有面積も縮小化されて、全体に小型化および低コスト化が図れる。

【0014】この発明の通信装置は、上記電圧制御発振器を備え、例えば送信信号（データ）に応じて送信周波数を変調し、また通信システムに応じてその周波数帯域を切り替えるようにした通信装置を構成する。

【0015】

【発明の実施の形態】第1の実施形態に係る電圧制御発振器の構成を図1を参照して説明する。この電圧制御発振器は第1・第2の共振回路2a、2b、第1の発振回路3a、第2の発振回路3b、バッファ回路4、整合回路5およびスイッチ回路SW1、SW2を備えている。

【0016】第1共振回路2aと第2共振回路2bとは、共振周波数が異なっていて、例えば第1共振回路2aは900MHz帯で共振し、第2の共振回路2bは、1.8GHz帯で共振する。第1の発振回路3aは、トランジスタTR1、コンデンサC5、C6、C7および第1共振回路2aとによって変形コルピッツ型の発振回路を構成する。すなわちTR1のコレクタはコンデンサC5によって高周波的に接地されていて、コレクタとエミッタとの間にC5とC6の合成容量が接続されたことと等価となる。またTR1のコレクタとベース間には、第1共振回路2aが接続されたことと等価となり、第1共振回路2aの共振周波数で発振する。但し、第1共振

4

回路2aの構成によっては、共振周波数はコンデンサC5、C6、C7の影響を受けるので、その場合には、コンデンサC5、C6、C7および第1共振回路2aにより定まる共振周波数で発振する。同様に、第2の発振回路3bは、トランジスタTR2、コンデンサC1、C9、C10および第2共振回路2bとによって変形コルピッツ型の発振回路を構成する。すなわちTR2のコレクタはコンデンサC1によって高周波的に接地されていて、コレクタとエミッタとの間にC1とC9の合成容量が接続されたことと等価となる。またTR2のコレクタとベース間に第2共振回路2bが接続されたことと等価となり、第2共振回路2bの共振周波数で発振する。但し、第2共振回路2bの構成によっては、共振周波数はコンデンサC1、C9、C10の影響を受けるので、その場合には、コンデンサC1、C9、C10および第2共振回路2bにより定まる共振周波数で発振する。

【0017】バッファ回路4は、第1の発振回路3aの発振信号をコンデンサC8を介して入力し、または第2の発振回路3bの発振信号をC11を介して入力し、緩衝増幅してコンデンサC2を介して出力する。整合回路5はインダクタL1、L2およびコンデンサC3の合成インピーダンスによって出力整合をとる。

【0018】第1のスイッチ回路SW1は、トランジスタTR5と抵抗R3、R4から成り、TR5が第1の発振回路のトランジスタTR1のエミッタと接地との間に接続されている。この第1のスイッチ回路SW1は、切替信号Vsw1に応じてTR5をオン/オフする。TR5がオンのとき、TR1のエミッタが接地されるので、第1の発振回路3aが発振動作する。TR5がオフのとき、TR1のエミッタが開放されるので、第1の発振回路3aの発振動作は停止する。

【0019】同様に、第2のスイッチ回路SW2は、トランジスタTR4と抵抗R1、R2から成り、TR4が第2の発振回路のトランジスタTR2のエミッタと接地との間に接続されている。この第2のスイッチ回路SW2は、切替信号Vsw2に応じてTR4をオン/オフする。TR4がオンのとき、TR2のエミッタが接地されるので、第2の発振回路3bが発振動作する。TR4がオフのとき、TR2のエミッタが開放されるので、第2の発振回路3bの発振動作は停止する。

【0020】図1において、この電圧制御発振器を1.8GHz帯で発振させる場合、切替信号Vsw1に所定の正電位の信号を入力する。この時、Vsw2には接地電位を与える。これにより、TR5がオンし、TR1のエミッタがTR5を介して接地されて、第1の発振回路3aが発振動作する。また、TR4のオフにより、TR2のエミッタが開放されて、第2の発振回路3bは発振しない。第1発振回路3aの発振信号はTR3で増幅されてVoutとして出力される。この時、インダクタL2とL1との接続点は、コンデンサC12およびTR5

を介して接地され、整合回路5の合成インピーダンスは、インダクタL1とコンデンサC3により定まる。このことにより、1.8GHz帯における出力整合がとられる。

【0021】次に、900MHz帯で発振させる場合、切替信号Vsw2に所定の正電位の信号を入力する。この時、Vsw1には接地電位を与える。これにより、TR4がオンし、TR2のエミッタがTR4を介して接地されて、第2の発振回路3bが発振動作する。また、TR5のオフにより、TR1のエミッタが開放されて、第1の発振回路3aは発振しない。第2発振回路3bの発振信号はTR3で増幅されてVoutとして出力される。この時、整合回路5の合成インピーダンスは、インダクタL1、L2の直列回路とコンデンサC3による定まり、900MHz帯における出力整合がとられる。

【0022】なお、第1・第2の共振回路2a、2bは、例えばマイクロストリップラインによる共振器とバラクタダイオードなどの可変リアクタンス素子とを含んでいて、制御電圧Vcによってリアクタンス素子のリアクタンスを変化させるようにしている。したがって、第1・第2の共振回路2a、2bの共振周波数は、制御電圧Vcによって変化する。このことにより、発振周波数を制御電圧Vcで変調させることができる。

【0023】次に、第2の実施形態に係る電圧制御発振器の構成を図2を参照して説明する。この電圧制御発振器は、共振回路2、発振回路3、バッファ回路4、整合回路5およびスイッチ回路SWを備えている。

【0024】共振回路2は、L3、L4で示すマイクロストリップライン共振器からなり、この共振器の共振周波数で発振周波数が定まる。但し、発振回路3部分のコンデンサC7、C6、C5の静電容量に応じて、発振周波数は僅かに影響を受ける。

【0025】抵抗R5、R6、R7はTR1、TR3のベースバイアス電圧を定める。スイッチ回路SWは、ダイオードD1および抵抗R8、R9からなり、整合回路5のインダクタL1、L2の接続点と接地との間に、コンデンサC12を介してD1が接続されるようにしている。また、共振回路2のマイクロストリップラインL3、L4の接続点と接地との間に、コンデンサC13を介してダイオードD1が接続されるようにしている。

【0026】図2に示した電圧制御発振器において、まず1.8GHz帯で発振させる場合には、切替信号Vswとして所定の正電位を印加する。これにより、ダイオードD1がオンして、L4は等価的に接地状態となり、共振器の共振周波数はマイクロストリップラインL3で定まる1.8GHzで共振し、発振回路3はその周波数で発振する。同時に整合回路5のインダクタL2が接地され、整合回路5の合成インピーダンスはインダクタL1とコンデンサC3で定まる値となる。これにより、整合回路は1.8GHzに整合する。

【0027】次に、800MHzで発振させる場合には、切替信号Vswとして接地電位または所定の負電位を印加する。これにより、ダイオードD1がオフして、共振器の共振周波数はマイクロストリップラインL3およびL4で定まる900MHzで共振し、発振回路3はその周波数で発振する。同時に整合回路5の合成インピーダンスはインダクタL1、L2とコンデンサC3で定まる値となる。これにより、整合回路は900MHzに整合する。

【0028】なお、図2に示した例では発振周波数を2段階にのみ切り替えるようにしたが、共振回路2の部分にバラクタダイオードなどの可変リアクタンス素子を接続して、制御電圧に応じて可変リアクタンス素子のリアクタンスを変化させるように回路を構成することによって、発振周波数を制御するようにしてもよい。

【0029】次に、第3の実施形態に係る通信装置の構成を図3を参照して説明する。同図においてANTは送信アンテナ、DPXはデュプレクサ、BPFa、BPFb、BPFcはそれぞれ帯域通過フィルタ、AMPa、AMPbはそれぞれ増幅回路、MIXa、MIXbはそれぞれミキサ、OSCはオシレータ、DIVは分周器（シンセサイザ）である。VCOは送信信号（送信データ）に応じた信号により発振周波数を変調する電圧制御発振器である。

【0030】MIXaはDIVから出力される周波数信号を変調信号で変調し、BPFaは送信周波数の帯域のみを通過させ、AMPaはこれを電力増幅してDPXを介しANTより送信する。BPFbはDPXから出力される信号のうち受信周波数帯域のみを通過させ、AMPbはそれを増幅する。MIXbはBPFcより出力される周波数信号と受信信号とをミキシングして中間周波信号IFを出力する。

【0031】図3に示したVCO部分には図1または図2に示した構造の電圧制御発振器を用い、例えばGMS方式の携帯電話として用いる場合には、900MHz帯で発振させ、DCS方式の携帯電話として用いる場合には、1.8GHz帯で発振させる。このようにして、小型の電圧制御発振器を用い、基板上における電圧制御発振器の占有面積も削減することにより、全体に小型の通信装置を構成する。

【0032】

【発明の効果】請求項1、2に記載の発明によれば、発振周波数切り替えのためのスイッチ回路と、整合回路のインピーダンス切り替えのためのスイッチ回路とを別個に設ける必要がなく、部品点数が削減され、基板上の占有面積も縮小化されて、全体に小型化および低コスト化が図れる。

【0033】請求項3に記載の発明によれば、小型の電圧制御発振器を用い、実装基板上における電圧制御発振器の占有面積も削減することにより、全体に小型で低コ

ストの通信装置を構成することができる。

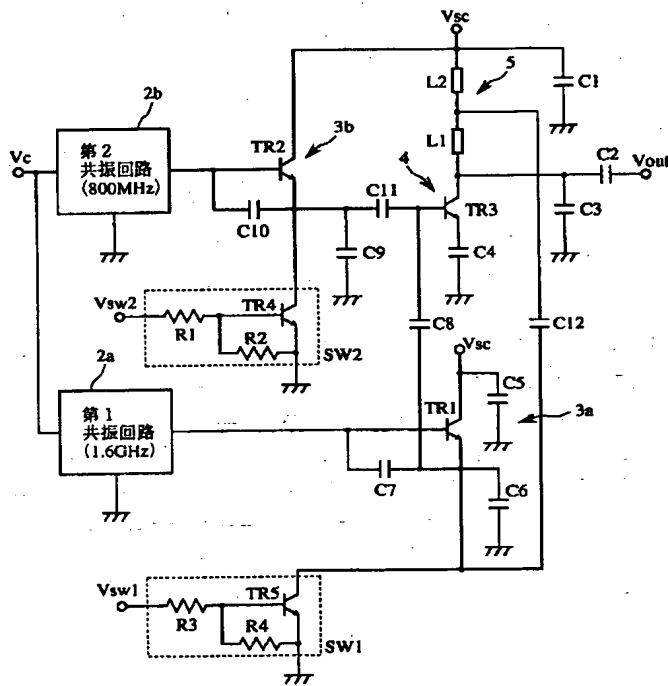
【図面の簡単な説明】

【図1】 第1の実施形態に係る電圧制御発振器の構成を示す回路図

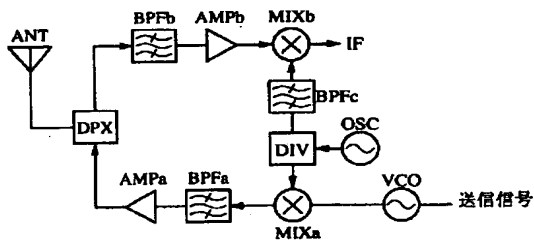
【図2】 第2の実施形態に係る電圧制御発振器の構成を示す回路図

【図3】 第3の実施形態に係る通信装置の構成を示すブロック図

【図1】



【図3】

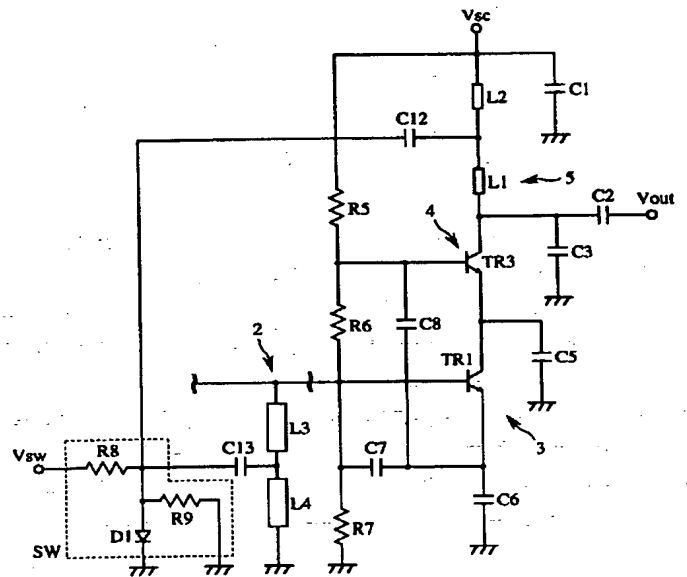


【図4】 従来の電圧制御発振器の構成を示す回路図

【符号の説明】

- 2 - 共振回路
- 3 - 発振回路
- 4 - バッファ回路
- 5 - 整合回路
- SW - 切替回路

【図2】



【図4】

